



Universiteti i Prishtinës “Hasan Prishtina”
Fakulteti i Inxhinierisë Elektrike dhe Kompjuterike
Departamenti i Elektronikës

Elektronikë Digjitale
Dimër 2017
Programi i mësimit

Profesor: Prof. Asoc. Dr. Sabrije Osmanaj

E-mail: sabrije.osmanaj@uni-pr.edu

Zyra: 612

Orari i konsultimeve: E mërkure 14:00-15:00

E premte 11:00-12:00

Asistent: Enkele Rama, M.Sc.

E-mail: enkele.rama@uni-pr.edu

Zyra: 713

Orari i konsultimeve: E hënë 13:00-14:00

E enjte 13:00-14:00

Orari dhe vendtakimi

Ligjërata	E martë, 10:00 – 11:30	Klasa 636
Ushtrime	E martë, 11:30 – 13:00	Klasa 636

Qëllimi i kursit

Qëllimi kryesor i kursit është studimi i parimeve dhe aplikimi e elektronikës moderne digjitale. Kursi do të përfshijë bazat e projektimit të sistemeve digjital, duke përdorur dy teknika tradicionale dhe moderne të projektimit. Konceptet hyrëse të përshkrimit të Gjuhës Hardware (HDL) do të mësohen dhe qarqe digjitale do të ndërtohen duke përdorur Verilog HDL.

Rezultatet e pritura të nxënies

Me përfundimin e suksesshëm të kursit, studentët do të jenë në gjendje: të demonstrojnë njohuritë e punës së llojeve themelore të bistabilëve, regjistrave, numëruesëve, dekoderëve, enkoderëve, multiplekserëve, dhe demultiplekserëve, të analizojnë dhe të projektojnë qarqe digjitale kombinuese duke përfshirë qarqet aritmetike, demonstrojnë njohuritë e nomenklaturës dhe të teknologjisë në fushën e pajisjeve të kujtesës: ROM, RAM, PROM, PLD, FPGAs, etj.

Përmbajtja e lëndës

Konceptet hyrëse, qarqeve logjike MSI, vonesat kohore FF, hyrje në HDL dhe mjete CAD, projektimi i qarqeve digjitale me Verilog HDL. Analiza e qarqeve sekuenciale me diagrame të gjendjeve, makinat me gjendje të fundme, rreziqet në qarqet digjitale. Familja e qarqeve logjike të ndryshme, karakteristikat TTL. Ndërveprimi i sistemeve digjitale me mjedisin analog, D / A dhe A / D konvertimi. Operacioni inverter. Pajisjet e kujtesës, DRAM, SRAM, ROM. Projektimi i qarqeve me HDL. Pajisjet memoruese, pajisjet logjike te programueshme, PLA, FPGA.

Metodologjia e mësimdhënies

Ligjërata, Ushtrime numerike, Ushtrime laboratorike, Projekte, Konsultime.

Vlerësimi

Komponenti	Përqindja
Detyra	10 %
Projekti	30 %
Kollokviumi	30 %
Provimi final	30 %

Literatura bazë

1. R.J. Tocci, N.S. Widmer, G.L. Moss. Digital Systems, Principles and Applications. Pearson/Prentice Hall
2. T.L. Floyd. Digital Fundamentals, 8th Ed. Prentice Hall
3. R.P. Jain. Modern Digital Electronics, 4th Ed. McGraw-Hill Education
4. M.R. Mano, M.D. Ciletti. Digital Design, 5th Ed. Pearson
5. S.D. Brown, Z.G. Vranesic. Fundamentals of Digital Logic with Verilog Design, 2nd Ed. McGraw-Hill
6. S.D. Brown, Z. G. Vranesic. Fundamentals of Digital Logic with VHDL Design. McGraw-Hill

Plan programi javor*

Java	Data	Tema (Ligjërata)	Tema (Ushtrime)
1	03.10.2017	Njoftim me lëndën dhe kërkesat e lëndës	Njoftim me ushtrimet dhe detyrat
2	10.10.2017	Portat logjike	Njoftim me platformën Arduino dhe diskutimi i projekteve
3	17.10.2017	Qarqet logjike të integruara	Portat logjike me dioda (ushtrime numerike)
4	24.10.2017	Qarqet logjike të integruara me shkallë të ndryshme të integritit	Realizimi i portave logjike me NI Multisim dhe me komponente (ushtrime laboratorike)
5	31.10.2017	Teknologjitë e qarqeve të integruara	Familjet logjike RTL dhe DTL (ushtrime numerike) Dorëzimi i detyrës së parë në NI Multisim (2%)
6	07.11.2017	Familja logjike CMOS	Familjet logjike TTL (ushtrime numerike)
7	14.11.2017	Familja logjike CMOS	Familja logjike CMOS (ushtrime numerike)
8	21.11.2017	Kollokviumi (30%)	Realizimi i portave logjike me NI Multisim dhe komponente (ushtrime laboratorike) Dorëzimi i detyrave numerike (3%)
9	28.11.2017	Konvertuesit AD dhe DA	Punë për projekte (ushtrime laboratorike) Dorëzimi i detyrës së dytë në NI Multisim (2%)
10	05.12.2017	Qarqet logjike të programueshme	Punë për projekte (ushtrime laboratorike)
11	12.12.2017	Hyrje në VHDL	
12	19.12.2017	Projektimi i sistemeve digjitale me VHDL	Projektimi i sistemeve digjitale me VHDL (ushtrime laboratorike)
13	26.12.2017	Projektimi i sistemeve digjitale në praktikë	
14	02.01.2018	Prezantimi i projekteve (30%)	
15	09.01.2018	Provimi final (30%)	Përmbledhje e ushtrimeve Dorëzimi i detyrës me VHDL (3%)

* Ky plan program shërben si udhëzues dhe mund të ndryshoj nëse profesori apo asistenti e shoh të nevojshme.