



**Universiteti i Prishtinës “Hasan Prishtina”**  
**Fakulteti i Inxhinierisë Elektrike dhe Kompjuterike**  
*Departamenti i Elektronikës*

**Elektronikë Digjitale**  
**Dimër 2024**  
**Programi i mësimi**

**Profesor:** Prof. Dr. Sabrije Osmanaj  
E-mail: sabrije.osmanaj@uni-pr.edu  
Zyra: 612  
Orari i konsultimeve:

**Asistent:** Faruk Ahmeti, kandidat PhD  
E-mail: faruk.ahmeti@uni-pr.edu  
Zyra:  
Orari i konsultimeve: .....

**Orari dhe vendtakimi**

|                  |                       |           |
|------------------|-----------------------|-----------|
| <b>Ligjërata</b> | E enjte, 8:30 – 10:00 | Klasa 745 |
| <b>Ushtrime</b>  |                       |           |

**Qëllimi i kursit**

Qëllimi kryesor i kursit është studimi i parimeve dhe aplikimi e elektronikës moderne digjitale. Kursi do të përfshijë bazat e projektimit të sistemeve digjital, duke përdorur dy teknika tradicionale dhe moderne të projektimit. Konceptet hyrëse të përshkrimit të Gjuhës Hardware (HDL) do të mësohen dhe qarqe digjitale do të ndërtohen duke përdorur Verilog HDL.

**Rezultatet e pritura të nxënies**

Me përfundimin e suksesshëm të kursit, studentët do të jenë në gjendje:

- të demonstrojnë njohuritë e punës së llojeve themelore të bistabilëve, regjistrave, numëruesëve, dekoderëve, enkoderëve, multiplekserëve, dhe demultiplekserëve,
- të analizojnë dhe të projektojnë qarqe digjitale kombinuere duke përfshirë qarqet aritmetike,
- demonstrojnë njohuritë e nomenklaturës dhe të teknologjisë në fushën e pajisjeve të kujtesës: ROM, RAM, PROM, PLD, FPGAs, etj.

**Përmbajtja e lëndës**

Konceptet hyrëse, qarqeve logjike MSI, vonesat kohore FF, hyrje në HDL dhe mjete CAD, projektimi i qarqeve digjitale me Verilog HDL. Analiza e qarqeve sekuenciale me diagrame të gjendjeve, makinat me gjendje të fundme, rreziqet në qarqet digjitale. Familja e qarqeve logjike të ndryshme, karakteristikat TTL. Ndërveprimi i sistemeve digjitale me mjedisin analog. Operacioni inverter. Pajisjet e kujtesës, DRAM,

SRAM, ROM. Projektimi i qarqeve me HDL. Pajisjet memoruese, pajisjet logjike te programueshme, PLA, FPGA.

## Metodologjia e mësimdhënies

Ligjërata, Ushtrime numerike, Ushtrime laboratorike, Projekte, Konsultime.

## Vlerësimi

| Komponenti               | Përqindja |
|--------------------------|-----------|
| Detyra                   | 20 %      |
| Vlerësime                | 20 %      |
| Provimi final (projekte) | 50 %      |
| Vijueshmeria             | 10 %      |

## Literatura bazë

1. R.J. Tocci, N.S. Widmer, G.L. Moss. Digital Systems, Principles and Applications. Pearson/Prentice Hall
2. T.L. Floyd. Digital Fundamentals, 8th Ed. Prentice Hall
3. R.P. Jain. Modern Digital Electronics, 4th Ed. McGraw-Hill Education
4. M.R. Mano, M.D. Ciletti. Digital Design, 5th Ed. Pearson
5. S.D. Brown, Z.G. Vranesic. Fundamentals of Digital Logic with Verilog Design, 2nd Ed. McGraw-Hill
6. S.D. Brown, Z. G. Vranesic. Fundamentals of Digital Logic with VHDL Design. McGraw-Hill

## Plan programi javor\*

| Java | Data | Tema (Ligjërata)  | Tema (Ushtrime)   |
|------|------|---|---|
| 1    |      | Njoftim me lëndën dhe kërkesat e lëndës                         | Njoftim me ushtrimet dhe detyrat  |
| 2    |      | Portat logjike  | Njoftim me platformën Arduino dhe diskutimi i projekteve  |
| 3    |      | Qarqet logjike të integruara                                    | Portat logjike me dioda (ushtrime numerike)   |
| 4    |      | Qarqet logjike të integruara me shkallë të ndryshme të integrit | Realizimi i portave logjike me komponentë (ushtrime laboratorike)   |
| 5    |      | Teknologjitë e qarqeve të integruara                            | Familjet logjike RTL dhe DTL (ushtrime numerike)<br><b>Dorëzimi i detyrës së parë</b>                         |
| 6    |      | Familjet logjike  | Familjet logjike TTL (ushtrime numerike)  |
| 7    |      | Familja logjike CMOS  | Familja logjike CMOS (ushtrime numerike)  |
| 8    |      | Kollokviumi   | Realizimi i portave logjike me komponentë (ushtrime laboratorike)<br><b>Dorëzimi i detyrës së dytë</b>        |
| 9    |      | Qarqet logjike të programueshme                                 | Punë për projekte (ushtrime laboratorike)<br><b>Dorëzimi i detyrës së dytë</b>                                |
| 10   |      | Hyrje në VHDL   | Punë për projekte (ushtrime laboratorike)<br>Projektimi i sistemeve digjitale me VHDL (ushtrime laboratorike) |
| 11   |      | Projektimi i sistemeve digjitale me VHDL                        |   |
| 12   |      | Projektimi i sistemeve digjitale në praktikë                    |   |
| 13   |      | <b>Prezantimi i projekteve</b>                                  |   |
| 14   |      | <b>Prezantimi i projekteve</b>                                  |   |
| 15   |      | Diskutime përmbyllëse   | Përmbledhje e ushtrimeve<br><b>Dorëzimi i detyrës me VHDL</b>   |

\* Ky plan program shërben si udhëzues dhe mund të ndryshoj nëse profesori apo asistenti e shoh të nevojshme.